

文章编号:1007-2780(2014)01-0065-06

基于 SOPC 的机载显示器图形实时生成技术

郭 超*, 曹 峰, 高伟林, 于小燕

(中航雷达与电子设备研究院 军品研究所, 江苏 苏州 215151)

摘要: 目前以 DSP 或 GPU 为核心、FPGA 为协处理器的机载显示器图形生成技术无法满足低成本、低功耗的应用场合。针对此现状, 文章提出了一种基于 SOPC 的图形生成技术。该技术以 SOPC 为核心, 搭建图形生成的硬件平台, 使用 SOPC 内部集成的 Nios II 软核处理器执行图形生成算法运算, 并协同可编程逻辑资源完成对帧存的乒乓操作, 实现图形数据的实时生成。与传统方法相比, 该技术无需 DSP 或 GPU 芯片, 可以明显降低产品的成本和功耗。实验结果表明, 采用该技术后机载显示器可以生成 640×480 分辨率的图形, 帧频为 26 fps, 能够满足机载显示器实时显示的需求。

关键词: 机载显示器; 可编程片上系统; Nios II 处理器; 图形生成

中图分类号: V241.8 文献标识码: A doi:10.3788/YJYXS20142901.0065

Real-time graphics generation technology based on SOPC in cockpit display system

GUO Chao*, CAO Feng, GAO Wei-lin, YU Xiao-yan

(Research Centre of Military Equipment, AVIC Radar and Avionics Institute,
Suzhou 215151, China)

Abstract: Low-cost and low-power consumption are required in cockpit display system, which cannot be guaranteed by traditional DSP or GPU based, FPGA integrated graphic-generators. Therefore, a new technology for graphics generation based on SOPC is proposed in this paper. Hardware platform is designed based on SOPC and the graphics generation algorithms are performed by Nios II processor integrated in SOPC. The graphics can be generated in real-time using ping-pong operation with FPGA. Compared with traditional methods, the proposed technology can decrease the cost and power consumption significantly by removing DSP or GPU chips. Experiments show that the cockpit display system can generate graphics with 640×480 resolution and the frame rate is 26 fps. The performance of the proposed method satisfies the requirements of the cockpit display system.

Key words: cockpit display; system on programmable chip; Nios II; graphics generation

收稿日期: 2013-09-30; 修订日期: 2013-12-02.

基金项目: 国家 863 高技术研究发展计划 (No. 2011AA110101)

* 通信联系人, E-mail: guo_chao@126.com

1 引言

飞机座舱图形综合显示系统是一个对实时性要求很高的图形生成系统^[1]。在飞机座舱显示控制系统中,光栅图形发生器接收主控计算机发送的指令和数据,实现各种图形的生成,形成所需画面,送往下视显示器显示^[2]。大屏幕化是未来飞机座舱显示的发展方向^[3],针对这一趋势,机载显示器的图形发生器由以 DSP+FPGA 架构为核心的生产技术逐渐向以 GPU 为核心的图形生产技术方向转变。采用 DSP+FPGA 的图形硬件加速架构,或者使用专用 GPU 图形生成芯片,都可以产生高分辨率的机载显示器图形,但随之带来的是产品成本的急剧增加以及功耗的不断上升,这显然无法满足某些特定条件下低功耗、低成本显示器的要求。低功耗、低成本的嵌入式图形硬件加速不仅在移动应用领域(GPS、手持游戏、汽车导航等)获得广泛的应用,也在军事应用(飞机、潜艇、航空航天等高可靠应用)领域得到普遍关注^[4]。

本文针对低功耗和小体积的某些机载显示器市场需求,提出了采用 SOPC 的设计方案实现图形的生成和显示。本图形生成技术以 SOPC 中集成的 Nios II 软核为核心,根据显示任务需要实时地计算并产生图形像素点数据信息,配合 SOPC 中 FPGA 芯片的逻辑控制,最终完成图形的实时生成和显示。本设计由于采用了软核 CPU 处理器,节省了增加硬件 CPU 芯片的开销,使得设计得以简化,成本明显降低。

2 SOPC 简介

SOPC(System On Programmable Chip)即可编程片上系统,或者说是基于大规模 FPGA 的单片系统,是美国 Altera 公司于 2000 年提出的^[5]。它将处理器、存储器、I/O 等系统设计需要的功能模块集成到一个可编程器件上,由单个芯片完成整个系统的主要逻辑功能,具有灵活的设计方式,可裁减、可扩充、可升级,并具备软硬件在系统可编程功能^[6],为 SOC 的实现提供了一种简单易行而又成本低廉的手段,极大地促进了 SOC 的发展。

Nios II 处理器是 Altera 公司的第二代可配

置的通用 32 位 RISC 软核微处理器,是 Altera 公司特有的基于通用 FPGA 架构的软 CPU 内核,提供:

- (1)完全的 32 位指令集、数据总线和地址空间;
- (2)32 位通用目的寄存器;
- (3)32 个外部中断源;
- (4)单指令 32×32 位乘和除指令可得到 32 位结果;
- (5)计算 64 位和 128 位乘积专业指令;
- (6)提供片外存储器和外设接口;
- (7)超过 150DMIPS 的性能。

由于 Nios II 为软核处理器,有“fast”、“standard”和“economic”3 种类型可供选择,具有很大的灵活性,可以在多种 Nios II 系统组合设置中选择,满足成本和功能的要求。

3 设计实现

3.1 硬件设计

3.1.1 硬件结构

本文的硬件部分由 Nios II 处理器、片上 RAM、帧存、视频控制器、通用异步收发器(Universal Asynchronous Receiver and Transmitter, UART)和并行 I/O(Parallel I/O, PIO)外设、Flash 和 EPCS 控制器等组成,如图 1 所示。

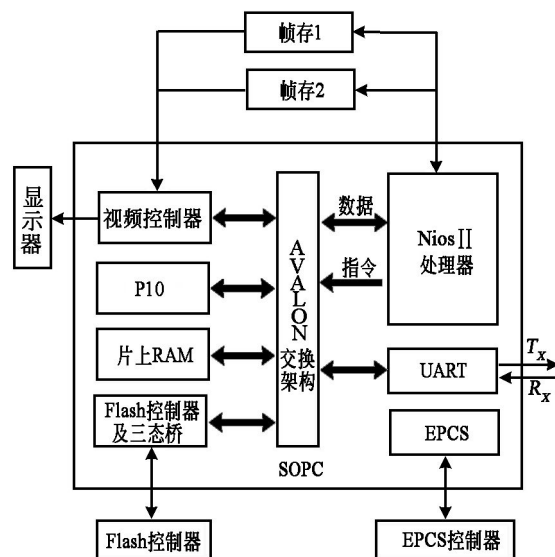


图 1 基于 SOPC 的图形生成硬件结构图

Fig. 1 Hardware structure for the graphic-generator based on SOPC

正常工作时 Nios II 处理器通过 AVALON 总线控制 UART 接收任务处理机的数据和指令,按照要求调用图形生成的算法,在规定时间内完成指定分辨率图形的生成和光栅扫描转换,并将结果存储于帧存中。视频控制器从帧存中读出生成图形的数据,处理后输出至外部显示器显示。

双帧存分别由 Nios II 软核处理器和视频控制器控制,按规定时序切换,实现 Nios II 图形产生与视频控制器刷新显示操作的并行执行。

3.1.2 SOPC 系统搭建

系统开发主要分为硬件开发和软件开发两部分,分别在 Quartus 和 Nios II IDE 开发环境上进行^[7]。本文的 SOPC 系统基于 Altera 公司 Quartus 9.0 软件提供的 SOPC Builder 工具生成。利用 SOPC Builder 可以在很短的时间内生成由处理器、存储器和外设等组件组成的 SOPC 系统。SOPC Builder 自动生成系统级设计代码及底层硬件驱动代码,方便进行软件开发^[8]。

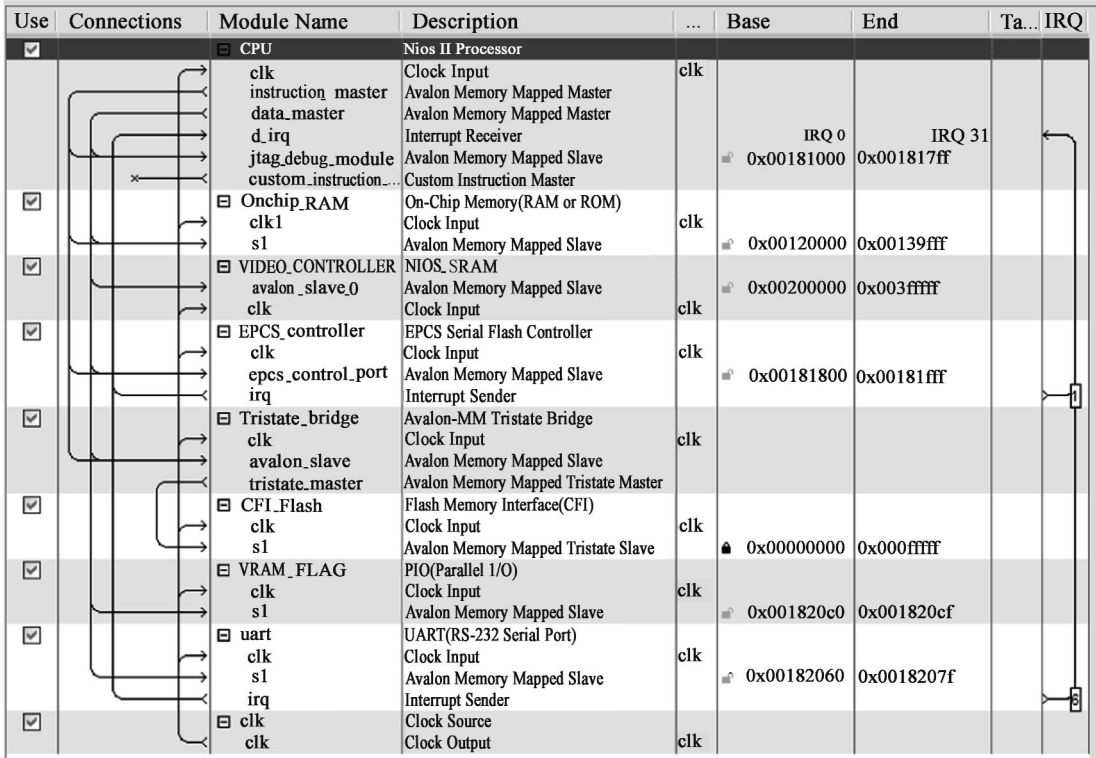


图 2 SOPC Builder 硬件平台图
Fig. 2 Hardware platform for the SOPC Builder

本技术实现时搭建的 SOPC Builder 硬件平台如图 2 所示。

在本文搭建的 SOPC 系统中,Nios II 处理器、EPCS 控制器、Flash 控制器及三态桥、PIO 模块等由 Altera 组件库提供,视频控制器自主设计并添加到 SOPC 系统中。

视频控制器根据乒乓原理来操作两个帧存。在 Nios II 处理器写帧存 1 时,FPGA 从帧存 2 读出数据;Nios II 处理器写帧存 2 时,FPGA 从帧存 1 读出数据。同时视频控制器还根据像素时钟、行、场同步产生控制时序来完成读出数据的输出显示。

3.2 软件设计

3.2.1 硬件抽象层系统库的生成

当使用 SOPC Builder 创建一个硬件系统后,Nios II IDE 为基于 Nios II 的系统自动生成板级支持包(Board Support Package, BSP),包括硬件抽象层(Hardware Abstract Layer, HAL)系统库和设备驱动^[9],来匹配系统的硬件配置。HAL 的 API 和 ANSI C 标准库集成在一起,为底层硬件通讯提供简单器件驱动接口。HAL 系统库提供以下服务^[10]:

- (1)集成 ANSI C 标准库;

- (2)提供了常用的设备驱动;
- (3)提供了硬件抽象层接口;
- (4)完成系统初始化任务;
- (5)完成设备初始化。

HAL 系统库生成后,后续在 Nios II IDE 中的软件开发就可以借助 HAL 库接口函数完成。

3.2.2 图形生成软件设计

基于 Nios II 处理器的图形生成软件通过 UART 获取数据更新,使用 PIO 作为帧存状态的标志与 FPGA 握手,实现对帧存的乒乓操作。图形生成软件功能模块框图如图 3 所示。

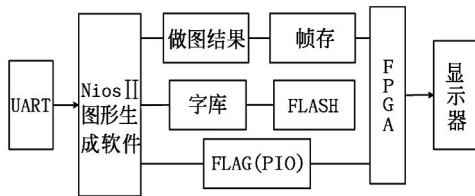


图 3 图形生成软件功能模块框图

Fig. 3 Function modules of graphics generation software

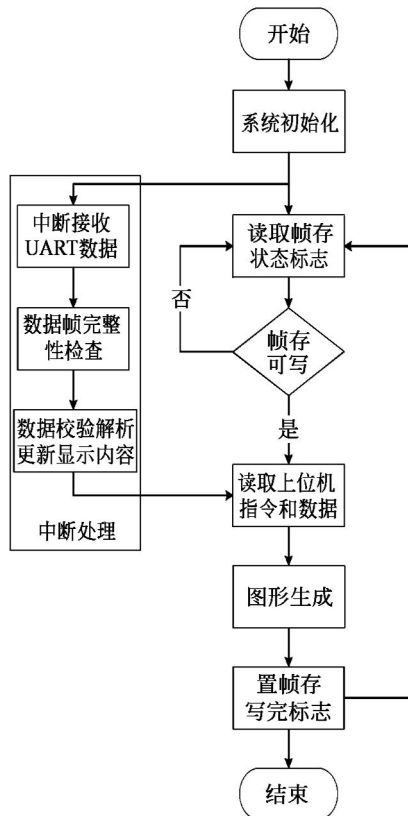


图 4 图形生成软件流程图

Fig. 4 Flow chart of graphics generation software

图形生成软件由初始化模块、UART 通讯处理模块和图形生成模块组成。初始化模块完成定时器、中断、全局变量等各部分的初始化状态设定工作。UART 通讯处理模块完成外部数据的接收和数据帧解析。图形生成模块完成图形的生成。

图形生成软件的流程图如图 4 所示。

图形生成软件首先进行系统初始化工作。完成后开始循环读取帧存状态标志,判断帧存是否可写入。等到帧存可写后,图形生成模块根据显示指令和数据的要求,采用不同的计算机图形学算法,按照直线、圆弧、字符等基本元素生成整个图形的光栅化数据,并写入帧存中。此后,图形生成软件将帧存状态置为写完成标志,然后跳回到读取帧存状态标志循环执行。

UART 数据的接收以中断方式进行。在接收到数据帧后,进行完整性检查和内容解析,并更新显示指令和数据。

4 实验验证

4.1 实验条件

在进行实验验证时,选择的硬件平台为自研的 SOPC 图形生成模块,FPGA 型号为 Altera 公司的 EP2S30F672。测试时 NiosII 处理器选择“fast”类型,设置指令 CACHE 和数据 CACHE 均为 16 KB,内核输入时钟频率为 65 MHz。Nios II IDE 编译的优化等级设置为 2 级。

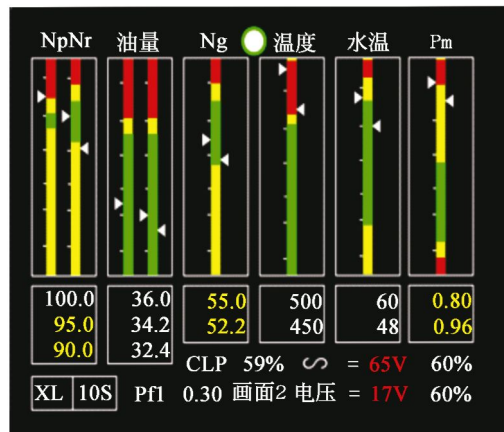


图 5 测试图形示意图

Fig. 5 General view for graphics generation experiment

测试图形如图 5 所示,分辨率为 640×480 ,其中包含了矩形、三角形、圆环、中文字符、英文字符、数字及符号等显示内容。

4.2 实验结果

实验结果如表 1 所示。

表 1 SOPC 图形生成实验结果

Tab. 1 Result of graphic-generating experiment

实验条件	图形生成时间/ms	帧频/ fps
图形生成时 进行反走样 处理	38.4	26
图形生成时 不进行反走 样处理	22.2	45

Nios II 处理器进行图形生成时,所消耗的时间主要由字符及图形产生时间、写帧存时间、反走样效果处理时间 3 部分组成。其中反走样处理时间约占了总时间的 40%,是最耗时的一个部分。

Nios II 处理器工作在 65 MHz,不进行反走样处理时,图形生成帧频可以达到 45 fps,完全可以满足机载显示器实时性的要求(帧频不低于 25 fps)。当需要进一步优化显示效果,对图形中圆弧、直线等元素采用反走样算法进行优化时,图形生成的帧频可以达到 26 fps,也能够满足机载显示器实时性的要求。

4.3 Nios II 主频对图形生成性能的影响

Nios II 软核的最大工作频率可达 150 MHz 以上^[11]。为了提高图形生成的性能,在 SOPC 系统中各外设允许的前提下,可以通过提高 Nios II 软核的工作频率来提高图形生成的性能。

经过实验测试,Nios II 工作频率与所生成图形帧频之间的关系曲线图 6 所示。

如图 6 所示,Nios II 处理器工作频率越高,所生产图形的帧频也越高。但受制于帧存芯片及其他外设访问时序等因素的约束,其工作频率不能随意调高,需要根据具体的硬件平台合理选择。

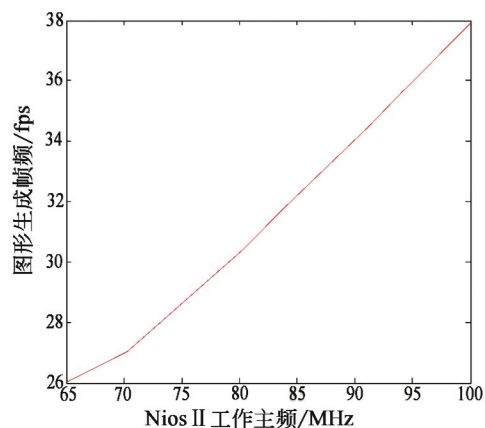


图 6 Nios II 主频与生成图形帧频关系曲线

Fig. 6 Relations between Nios II frequency and graphics generation period

5 结 论

针对机载显示器某些低功耗、低成本应用场合,本技术打破了传统采用 DSP+FPGA 架构或专用 GPU 图形芯片等高功耗、高成本的图形生成方式,提出采用基于 SOPC 的综合软硬件设计技术完成机载显示器的图形实时生成。该技术以 SOPC 中的 Nios II 软核处理器为图形生成核心,与 FPGA 按照乒乓方式操作帧存,并行完成图形数据的生成和刷新显示工作。通过实验验证,采用反走样技术对生成的图形进行显示效果优化处理时,本技术可以生成 640×480 分辨率的图形,帧频达到了 26 fps,能够满足机载显示器实时显示的需求。

参 考 文 献:

- [1] 朱耀东,张焕春,经亚枝. 飞机座舱综合图形显示系统设计的一种新方法[J]. 南京航空航天大学学报,2012,34(5): 488-492.
Zhu Y D, Zhang H C, Jing Y Z. A new design method of combined graphics display system in aircraft cockpit [J]. *Journal of Nanjing University of Aeronautics & Astronautics*, 2012, 34(5): 488-492. (in Chinese)
- [2] 陈少磊,金子同,郭凡. 基于单 DSP 的双通道图形发生器设计[J]. 航空电子技术,2004,35(3):19-23.
Chen S L, Jin Z T, Guo F. Twin channel graphics generator design based on single DSP [J]. *Avionics Technology*, 2004, 35(3): 19-23. (in Chinese)
- [3] 邢新强,李国超,肖锋. 机载座舱显示发展趋势分析[J]. 飞机设计,2010,30(2):34-36.
Xing X Q, Li G C, Xiao F. The developing trend analysis of aircraft cockpit display [J]. *Aircraft Design*, 2010,

- 30(2): 34-36. (in Chinese)
- [4] 胡小龙, 李列文, 周俊明. 基于 SOPC 及图形加速引擎的座舱显示系统[J]. 计算机工程, 2009, 35(21): 231-234.
Hu X L, Li L W, Zhou J M. Cockpit display system based on SOPC and graphics accelerating engine [J]. *Computer Engineering*, 2009, 35(21): 231-234. (in Chinese)
- [5] 慕声波, 田学文. 双 Nios 软核在嵌入式系统中的应用[J]. 单片机与嵌入式系统应用, 2008(2): 28-31.
Qi S B, Tian X W. Application of dual Nios II soft core in embedded system [J]. *Microcontrollers & Embedded Systems*, 2008, (2): 28-31. (in Chinese)
- [6] 姜漫, 吴志勇, 曹腾. 基于 SOPC 技术的 VGA 字符和图像显示系统[J]. 液晶与显示, 2013, 28(1): 120-126.
Jiang M, Wu Z Y, Cao T. Characters and images VGA display system based on SOPC technology [J]. *Chinese Journal of Liquid Crystals and Displays*, 2013, 28(1): 120-126. (in Chinese)
- [7] 王海霞, 武一. 基于 SOPC 的 LCD 显示模块的设计与实现[J]. 液晶与显示, 2012, 27(4): 508-514.
Wang H X, Wu Y. Design and implementation of LCD module based on SOPC [J]. *Chinese Journal of Liquid Crystals and Displays*, 2012, 27(4): 508-514. (in Chinese)
- [8] 生蕾, 张峰. 基于 Nios II 的倒车雷达系统的实验设计[J]. 实验室研究与探索, 2008, 27(5): 45-47.
Sheng L, Zhang F. Experimental design of parking radar system based on Nios II [J]. *Research and Exploration in Laboratory*, 2008, 27(5): 45-47. (in Chinese)
- [9] 张兴堂, 高勇, 王伟强. 基于 Nios II 的智能多接口片上系统设计[J]. 液晶与显示, 2012, 38(7): 61-64.
Zhang X T, Gao Y, Wang W Q. Design of a multi-interface SoC based on Nios II [J]. *Chinese Journal of Liquid Crystals and Displays*, 2012, 38(7): 61-64. (in Chinese)
- [10] 李兰英. Nios II 嵌入式软核 SOPC 设计原理及应用[M]. 北京: 北京航空航天大学出版社, 2006: 240-241.
Li L Y. *Nios II Embedded Soft-core SOPC Design Principles and Applications* [M]. Beijing: Beihang University Press, 2006: 240-241. (in Chinese)
- [11] Altera. Nios II Processor Reference Handbook[R]. San Jose, USA: Altera, 2009: 115.

作者简介: 郭超(1982—), 男, 山东平邑人, 工学硕士, 工程师, 主要从事机载座舱显示技术方面的研究。E-mail: guo_chao@126.com